

第5回 パワーエレクトロニクス

パワーエレクトロニクスの新展開



ARAI, Kazuo
荒井 和雄
産業技術総合研究所
名誉リサーチャー

近年、社会の省エネルギー化、自動車の電子化等で、パワーエレクトロニクス分野の重要性が、益々増大しています。今回は、産業技術総合研究所で、パワーエレクトロニクスについて長年研究されてこられた荒井和雄名誉リサーチャーにお願いして、パワーエレクトロニクスに関するQ&A形式の解説記事を執筆して頂きました。この分野に興味あり方のお役に立てれば幸いです。また、荒井様、お忙しい中、どうも有り難うございました。

Q. パワーエレクトロニクスはどんな分野ですか？

A. パワーエレクトロニクスは電力の変換と制御を、半導体パワー素子を中心に扱う技術分野で、システム応用まで含む広い技術分野です。

エネルギーが最終的に電力として使われる割合(電力化率)は現在、全消費エネルギーの1/4程度ですが、電気エネルギーを使うことによる経済性、利便性からその割合は増えつつあります。エネルギーが発電に投入される割合(もう一つの電力化率)では、全投入一次エネルギーの約4割です。両者の違いは発電効率や発電所からの送電での損失に由来します(日本では主として、50万ボルトの高電圧送電を経て、変電所で66kV、6.6kVにして、工場、鉄道など需要に応じた電圧に落として配電される。家庭には、通常、柱上変圧器で200~100Vにして配電されている)。需要家側で、究極の省エネルギーを目指すとともに、資源・環境を考えれば、再生可能エネルギーを可能な限り導入する必要があります。パワーエレクトロニクスのさらなる技術革新が期待されるところです。

Q. パワーエレクトロニクスでもっとも重要な技術開発はなんですか？

A. 交流電圧の昇圧、降圧はトランスでもできますが、色々な目

的にあわせて交流(AC)とDC(直流)を相互に変換することが重要です。電力機器におけるきめ細かな使用電力の調整(省エネに必要)にはPWM制御が有効で、そのためにはパワー半導体スイッチング素子が不可欠であって、その開発がキー技術と言えます。現在、ゲートの電圧制御でスイッチングをコントロールできるMOSデバイスとIGBTが中心です。現在、それにはSi半導体デバイスが使われていますが、低損失(低オン抵抗:低通電損失)、高速スイッチング性能や高耐圧の特性について、Siデバイスでは、Siの物性値にもとづく限界に近づきつつあります。そこで期待されているのがSiCやGaNといったワイドバンドギャップ(WBG)半導体を用いたパワーデバイスの開発です。SiCについていえば、Siに比べバンドギャップは3倍の~3eV、絶縁破壊電界が約一桁大きく、熱伝導率3倍以上とパワーデバイスに適した物性値を持ちます。ドリフト層が薄くすることができ、高濃度ドーピングが可能になることによる低損失化(低オン電圧化)の原理図を、MOSを例に図1に示します。そのようなSiCデバイスの実現によってパワーエレクトロニクス

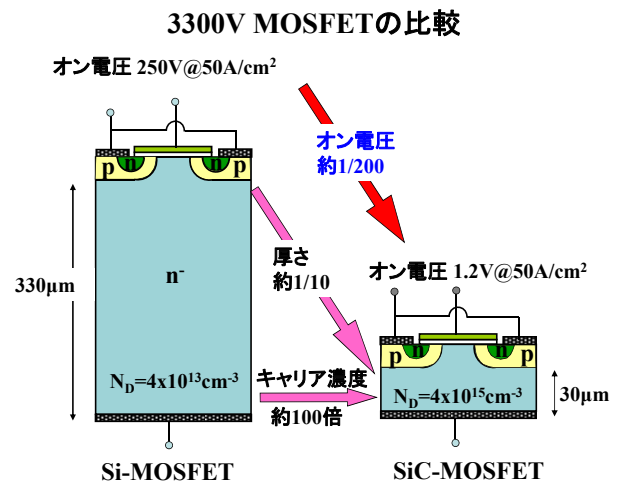


図1 高濃度ドーピングによる低損失化の原理図

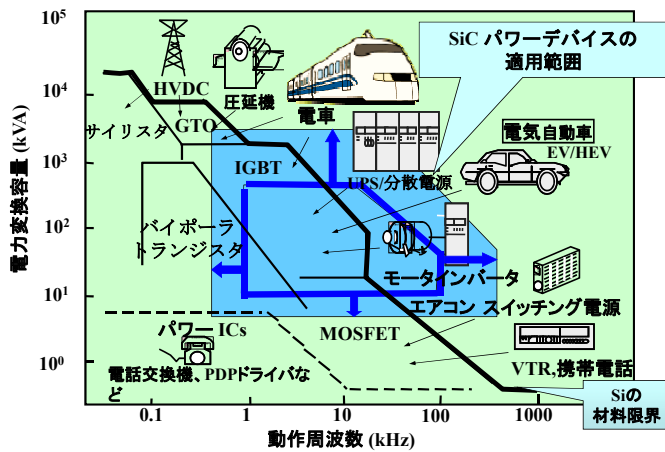


図2 パワーエレクトロニクスの適用範囲

の適用範囲が電力変換容量と動作周波数関係図において、図2に示されるように拡大されることとなります。

Q. それでは、WBG半導体パワーデバイスの開発の現状はどうなっているのでしょうか。

A. 色々なデバイスの開発が進められており、その概要を図3にまとめて示します。もっとも汎用性の高いSiCのMOSFETについての開発状況(オン抵抗と耐圧の関係)を、ちょっと古いですが、図4に示します。Si-MOSでは、SJ化(スーパー Junction: p型ストライプ微構造の導入によりドリフト層のキャリア濃度をあげて低損失化)によってSi性能限界を超える開発が進んでいますが、作製法が複雑で、耐圧1kV程度が限界です。Si-IGBTは現在もっと多く使われているパワー半導体デバイスですが、MOSと違ってホール(正孔)注入によって低オン抵抗化を図るバイポーラデバイスで、低オン抵抗化とスイッチング損失(残留ホールキャリアによる)がトレードオフの関係にあり、数十kHzの動作周波数が限界となります。

このバイポーラデバイスの欠点を、600V耐圧の還流ダイオードが、SiC-SBD(ユニポーラ)とSi-PINダイオード(バイポーラ)である場合を比較して図5に示します。前者では、リ

カバリー電流がないためにスイッチング損失がほとんどありません。同じ原理で、SiCのMOSFETは、ユニポーラデバイスで低オン抵抗化が数百kHzまで可能です。同じユニポーラデバイスでも、GaNデバイスは通常、HEMT構造を使った横型素子ですので、端子間絶縁や電流取り出しに課題があるため、高耐圧や大電流デバイスには不向きで低耐圧(1kV以下)に適していると思われます。これらの特徴を考えますと、デバイスによって使われる耐圧テリトリーは図6のようになります。

—SiCデバイスの開発動向—

Si-SBDについては、2001年にドイツInfineon社が世界で初めて製品化してから、参入する企業が増えてます。日本ではローム社が先頭を切って量産出荷を2010年から開始し、三菱電機が自社開発してエアコンに搭載しました。SBDについては性能の向上(低立ち上がり電圧と低リーク電流の両立)の努力とともに、プロセスの工夫による低コスト化が図られています。総じて、IGBTとの組み合わせによるハイブリッドペアは、実用化への壁は越えたと思われます。スイッチングデバイスについてはInfineon社やSemiSouth社からゲート酸化膜の信頼性課題がない接合型FET(JFET)がMOSFETに先行して発売され、低損失・高速動作への応用が始まっています。ゲート制御やノーマリーオフ化が難しいという課題があります。昨年から使い勝手のよいMOSFETの製品化が急速に進展し、ローム社、Cree社から相次いで出荷が始まっています。大容量化・高速化にはモジュール化(チップ並列化など)が必須です。ローム社はMOSとSBDのフルSiCのパワーモジュール(1200V/100A)の製品化を発表しています。Si-IGBTに比べてスイッチング周波数を10倍以上にあげられ、体積も半分になると言われています。

インバータの試作によれば、動作周波数にもよりますが、IGBTとSiC-SBDのハイブリッドペアでも損失を~50%近く低減でき、フルSiCでは70~80%の損失の低減が実現していま

SiC, GaNパワー素子の開発状況

	◎:市販 ○:試供、パワエレ実証 △:研究開発	縦型素子		横型素子	
		SiC	GaN	SiC	GaN
ユニポーラデバイス	・ショットキーバリアダイオード(SBD) (SBD→JBS/MBS)	◎			◎
	・接合FET(JFET)	◎		△	
	・MOSFET	◎	△	△	△
	・MESFET			◎	◎
	・GaN-HEMT	△			○
	・スーパー Junction デバイス	△			
バイポーラデバイス	・PINダイオード	◎			
	・バイポーラ接合トランジスタ(JBT)	○			
	・IGBT	△			
	・サイリスタ(GTO)	○			

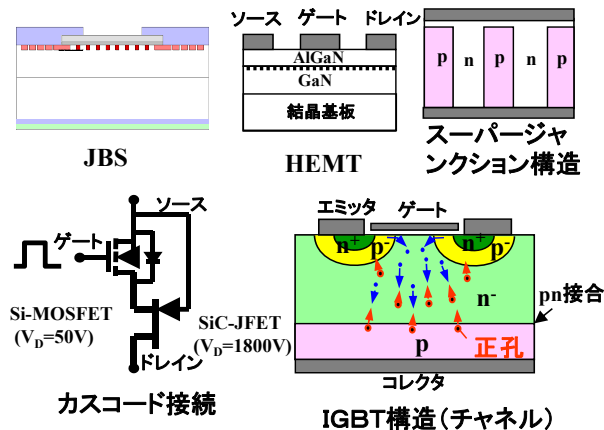


図3 パワーデバイスの開発状況

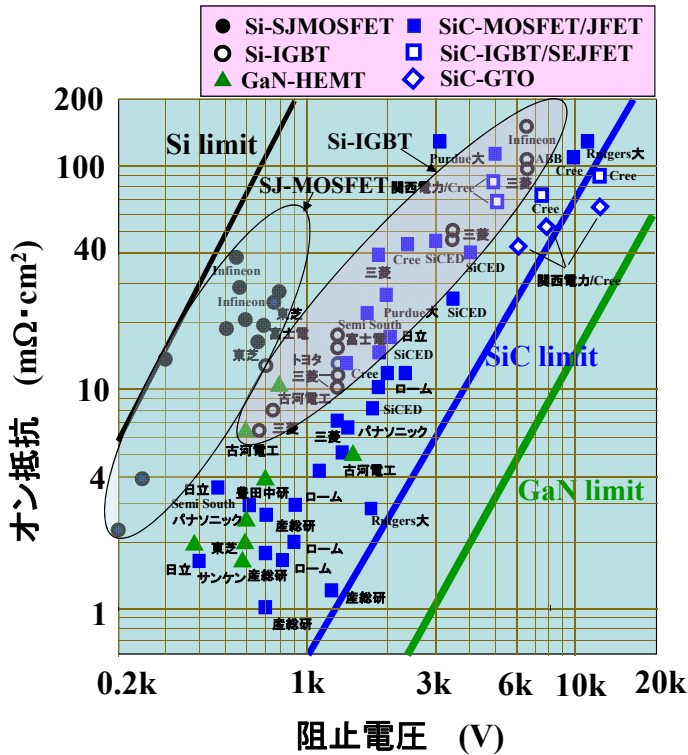


図4 SiCのMOSFETについてのオン抵抗と耐圧の関係。T_j=25°Cの単位チップ面積のオン抵抗。IGBTやGTOなどのバイポーラ素子のオン抵抗は定格電流でのオン電圧を定格電流密度で除した値を記した。

す(効率にすれば~99%になる)。太陽光発電におけるパワーコンディショナへの応用が期待されています。

Q. 開発課題はなんなのでしょうか。

A. 新規半導体がデバイスとしてアプリケーションに入っていくためには、ウエハから電力変換器に至る特有の技術開発が必要です。図7にSiCを例にとってその流れを示しました。SiCは液化しないので、2200度Cを越える黒鉛ルツボなかで昇華法によって作られます。

ダイヤモンドに次いで固い材料なので切断・研磨技術の開発も重要です。現在3~4インチウエハが主流で、6インチウエハの報告があります。より高速での成長が可能で、低欠陥密度が期待できる液相法や高速CVD法などの基盤的技術開発も進められています。マイクロパイブという微小貫通欠陥の問題はほぼ解決し、各種結晶欠陥(~10の4乗程度の転位など)の低減が進められています。デバイス作製には、膜厚と不純物制御されたエピタキシャルCVD膜の形成が不可欠です。ドーピングには窒素(n-型)やアルミニウム(p-型)がよく用いられますが、熱拡散法が使えないので高温ドーピング・高温後熱処理といった特有なプロセスが必要です。

エピ膜成長により基板にあった結晶欠陥を大幅に無害化・

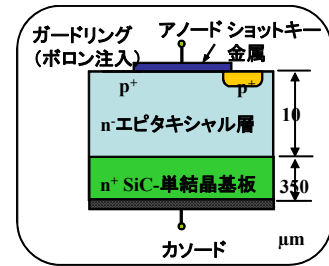
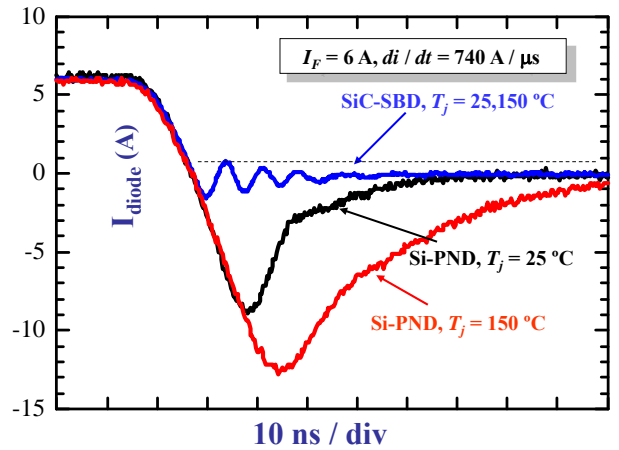


図5 SiC-SBD(ユニポーラ)とSi-PINダイオード(バイポーラ)のリカバリー波形の比較

低減する技術も開発されています。デバイスを作りこむエピ膜表面が一番大切で、欠陥の検出(微分干渉共焦点顕微鏡など)とデバイス特性への相関を明らかにする研究も進められています。それぞれの技術は、まだ、発展途上にあると言えますが、すでに開発されているSi半導体技術の援用により数十A/チップの応用に供せるパワーデバイスが実現できるところまで来ています。しかしながら、MOSデバイスのチャネル移動度がよくてもバルクの1/4以下と小さいこと、立ち上がり電圧(V_{th})が不安定になり易いなどSiC酸化膜界面制御には多くの課題が残っています。図8に示しますように、電気的性質、構造的評価、作製プロセスからの総合的

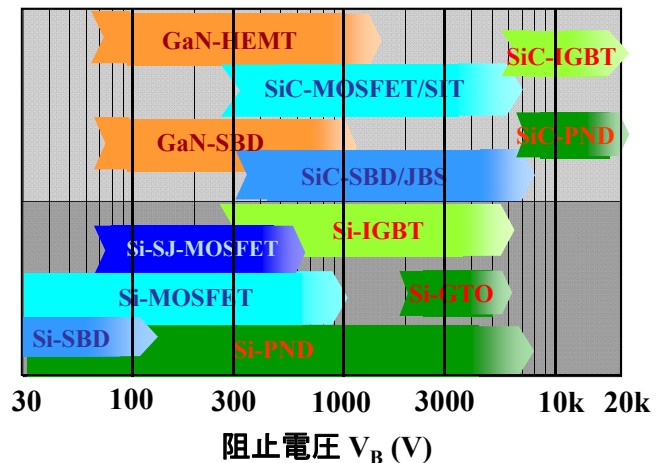


図6 パワーデバイスの電圧テリトリー

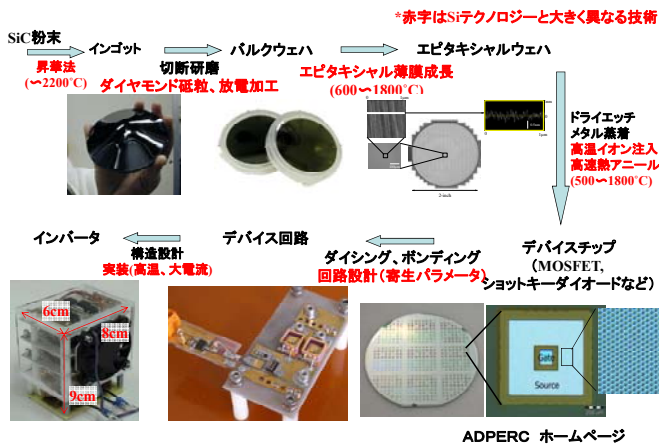


図7 半導体結晶からインバータまでの技術要素

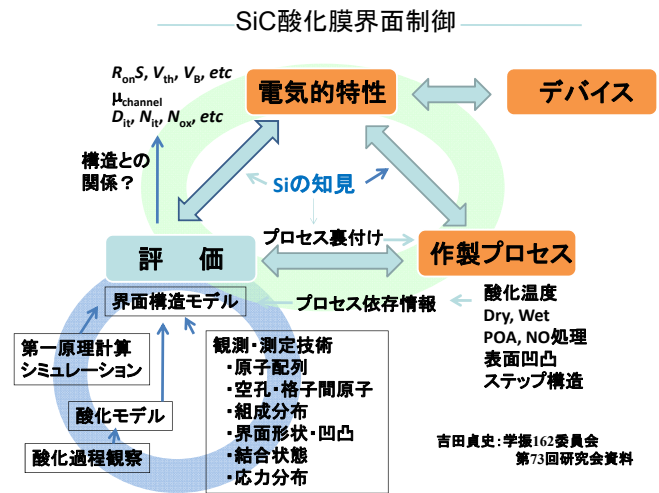


図8 SiC酸化膜界面制御の課題

アプローチが必要だと思います。

GaNデバイスはバルクウェハの開発が遅れており、8インチSiウエハ上にそれを押さえるため多層にしたMOCVDエピ膜を形成し、基板とすることが行われています。安価なSiウエハの活用によりコスト低減を図れる見通しが得られつつあります。通電時に電流が減少していく、電流クラップス現象、がしばしば見られますが、完全な解決には至っていません。SiCとは前述のように、耐圧領域で棲み分けになると思います。

Q. どんな応用分野が期待されるのでしょうか。

A. 図9に定性的に示しますように、SiCデバイスはSiデバイスに比べ、低損失、高破壊耐量、高速動作、高温動作、高耐圧など優れた性能があります。それらの利点を生かした応用分野が期待されます。しかしながら、それらの性能は、多くの場合トレードオフの関係にあります。どのような応用分野に使うかによって、最も大切な性能が決まってきます。例えば、需要の増大が望まれるEV/HEVの応用では、低損失で高破壊耐量を持つことが重要です。HEVではさらに、エンジン冷却とパワーコントロールユニット(インバータ)の冷却を共通化すれば

冷却系の簡素化になるので、高温での動作が期待されます。汎用インバータでは小型化に最も有効な高速(高周波)動作と低損失の両立が求められます。一筋縄で行かないのは、デバイスは単独で性能を発揮するものではなく、電力変換器としての性能は、いわゆる実装技術に大きく依存します。通常冷却基板上にDBC基板(セラミックスに銅回路板を貼り付けたもの)を半田づけし、その上にデバイスを半田づけしてワイヤーボンディングなどで配線したものを封止材とともにケースに入れて使われます。電力変換器では、それらとコンデンサーやコイルで回路を形成して性能を追求します。高速動作になればなるほど、浮遊キャパシタンスやインダクタンスによる損失やEMCが課題になります。200~250°Cの高温動作を狙うには、新しい部材や部品の開発も必要になります。場所、場所での温度やEMC計測も重要です。マルチレベルやソフトスイッチングなどの回路技術の検討も、場合によっては必要になります。従って、これからのパワーエレクトロニクスでは、応

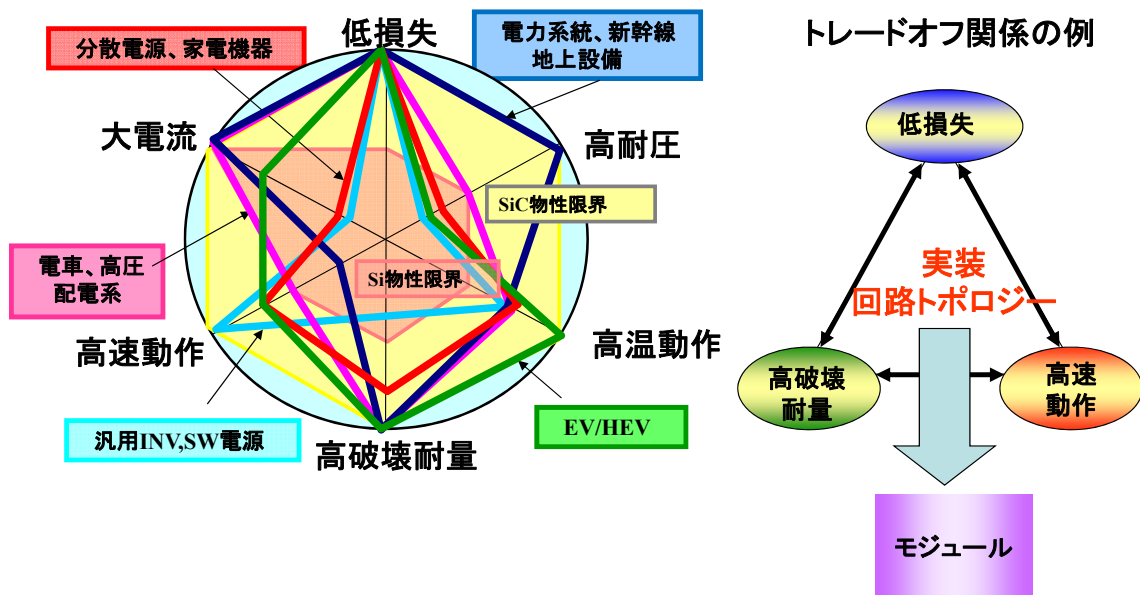


図9 アプリケーションと要求デバイス性能

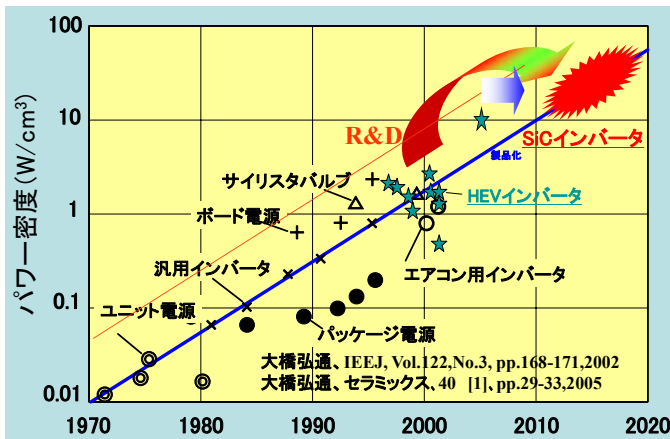


図10 パワー密度からみた電力変換器のロードマップ

用を見極めて、デバイス性能を活かし切れる実装を含めて、コストを抑えるための総合的開発を目指す必要があります(図7参照)。そのためには、シミュレーションツールの高度化がますます重要になると思います。

電力変換器の小型化(電力パワー密度の向上)は変換容量の大小を問わず、明確なトレンドです(図10)。小型化は変換器のコストの低減に直接関係するもので、コストの低減は市場への参入のキーです。数十W/cm³程度の試作まで実現しています。パワーエレ機器のメンテナンスフリーの実現は、魅力ある市場のターゲットです。低損失化によってこわれやすい冷却ファンを駆逐することが期待できます。高周波化することで、小型化とともに、故障の原因となりやすい大容量のケミコンを使わなくて済むようになります。こうした付加価値の高い応用分野が期待されます。

Q. パワーエレクトロニクスの展望についてお話しください。

A. 大雑把に言って、世界でパワーデバイス市場は1兆円、パワーエレクトロニクス機器の市場は10兆円で、システム応用分野は100兆円の市場と推測されています。電力の需給課題の重要性の増す中、市場はますます拡大していくと思われれます。これまで述べてきたことをまとめて、新規パワーデバイスの加速的導入シナリオとして図11にまとめました。モーター応用分野では半分以上はインバータ化されていません。究極の省エネを実現するためには、パワーエレクトロニクスがどこでも使われるようなユビキタスパワーエレクトロニクス時代を実現しなくてはなりません。

以下に私の周りで起こっている色々な動きについて紹介します。

新規高耐圧ユニポーラダイオードの出現によりIGBTとのハイブリッドペアが普及してきています。フルSiCペアの性能実証は進んできていますが、普及には信頼性を含めた技術課題とともに、ウエハの高コスト課題の克服がまだ必要です。しかし、これまでの、ウエハーデバイス—機器応用の三竦み状態をやっと脱して、実用化普及のラセンを登りだした感があります。システムメリットに加え、エコに対する価値感の共有がこの傾向を加速することを期待しています。例えば、需要者側で、電力の発電源の種類(火力、原子力、再生可能エネルギーなど)を選択できるような配電システムの研究開発も始まっています(デジタルグリッドコンソシアム：<http://www.digitalgrid.org/>)。

新規半導体によるパワーエレクトロニクスの推進では、国から支援された複数個のプロジェクトが同時に進行していま

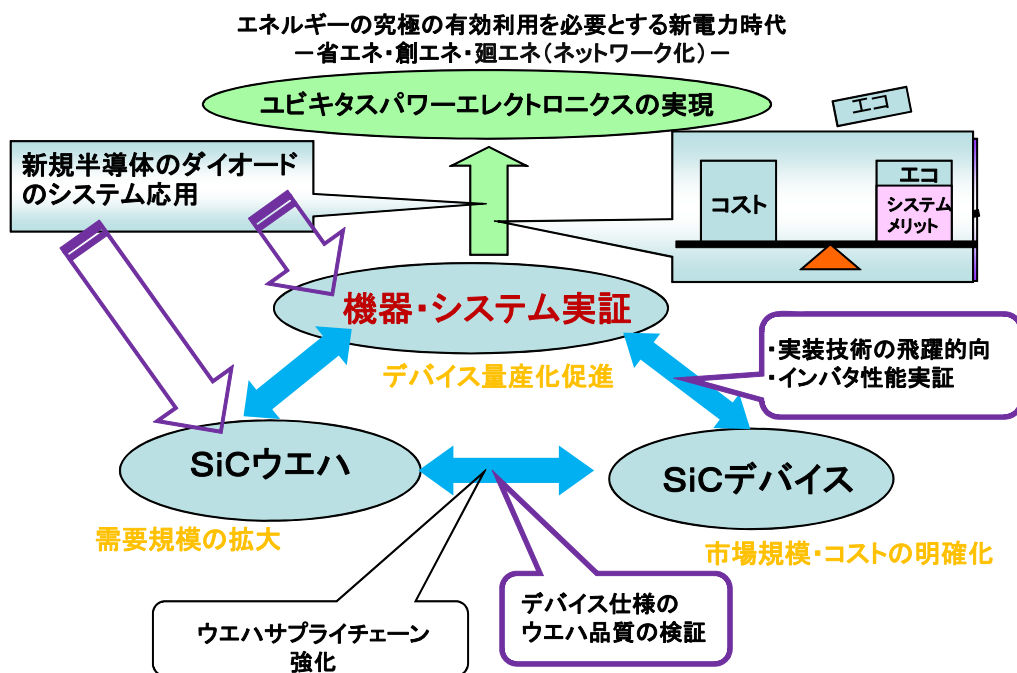


図11 革新的パワーデバイス導入加速のシナリオ

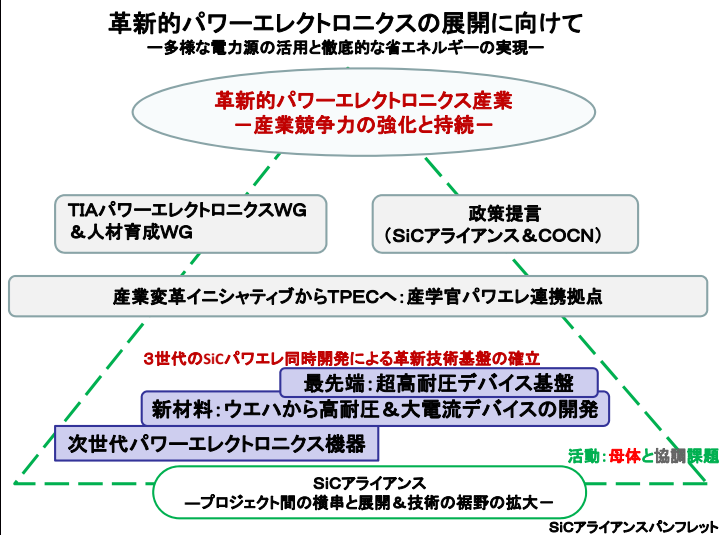


図12 SiCアライアンスの概念図

す。それらの連携とその先の展望(政策提案など)を描くために、SiCアライアンスがつけられました。(図12 <http://www.sicalliance.jp/>)。国プロの内容や組織についてはそれぞれのHPを参照ください。

つくばの人的・施設のアクティビティを活用するために産学官連携を促進する、つくばイノベーションアリーナ(TIA) <http://tia-nano.jp/> が作られ、パワーエレクトロニクスも6課題ある内の一つになっています。この流れのなかで、筑波大にパワーエレクトロニクス大学院コースを設置する動きが進んでいます。

SiCのこれまでの研究開発の蓄積を生かした新たな産学官連携の枠組み、つくばパワーエレクトロニクスコンスタレーション(TPEC) <http://www.tia-nano.jp/tpec/> も今年、発足しました。夏のおわりには、「次世代を担う、パワーエレクトロニクス若手人材の育成」標榜して、TPECの支援を得て、TIAのパワーエレクトロニクスWGの事業として、産総研が第一回パワーエレクトロニクスサマースクールが開催されました。

経団連の産業競争力懇談会(Council on Competitiveness-Nippon: COCN) <http://www.cocn.jp/>

でもパワーエレクトロニクスの提案がなされています。最近の太陽電池、液晶テレビ、ハードディスクなどにおいて、技術的優位性が必ずしもビジネスでの優位に結び付いていない状況を、特許から分析して「技術で勝って、ビジネスでも勝つ」戦略を模索する研究会(GPIC研究会：<http://www.greenpoweric.org/page8.html>)もはじまりました。

こうした動きが相乗的に機能して、パワーエレクトロニクスの分野で、日本が、価値感と技術で世界をリードして行ってくれることを期待しています。

関連サイト

- ・産総研 先進パワーエレクトロニクス研究センター (ADPERC: <http://unit.aist.go.jp/adperc/ci/>)
- ・産業変革研究イニシアティブ <http://unit.aist.go.jp/adperc/ci/project/index.html>
- ・最先端研究開発支援プログラム: 低炭素社会創成に向けた炭化珪素(SiC)革新パワーエレクトロニクスの研究開発 <http://www.first-sic.jp/>
- ・技術研究組合 次世代パワーエレクトロニクス研究開発機構 <http://www.fupet.or.jp/>
- ・三菱電機: <http://www.mitsubishielectric.co.jp/>
- ・ローム: <http://www.rohm.co.jp/>
- ・富士電機: <http://www.fujielectric.co.jp/>

用語解説

・PWM制御

Pulse Width Modulation 制御。電力出力を幅の異なる方形パルスに分けて細かく制御する方式

・MOS, MOSFET

Metal-Oxide-Semiconductor (Field Effect Transistor)の略。半導体デバイス構造の一つで、金属(metal)-半導体酸化物(oxide)-半導体(semiconductor)の三層構造になっている電界効果トランジスタのこと。

・IGBT

絶縁ゲートバイポーラトランジスタ(Insulated Gate Bipolar Transistor)。

・ワイドギャップ半導体

SiNや、GaNのように、バンドギャップの広い半導体のこと。透明電極や、パワーデバイスに用いられる。

・絶縁破壊電界

ゲート絶縁膜の絶縁性が保てなくなる電界強度。

・ドリフト層

バイポーラトランジスタでは、エミッタ電極から注入されたキャリアがコレクタ電極に達する(電界効果トランジスタでは、ソース電極からドレイン電極に達する)間の、キャリアがドリフトしていく層のこと。

・低オン電圧化

トランジスタを導通状態にするために必要な電圧を低くすること。低消費電力デバイス実現のための技術の一つ。

・バイポーラーデバイス

半導体デバイスの一種。電子とホール(2種類のキャリア)が動作に寄与する半導体デバイス。

・ユニポーラーデバイス

電界効果トランジスタが代表される電子または正孔どちら

らか1種類のキャリアが伝導に寄与している半導体デバイス。

•還流ダイオード

スイッチング素子をオフにしたときにバイパスするダイオードのこと。

•SBD

ショットキーバリアダイオード(Schottky Barrier Diode)の略。

•PIN

p型層、n型層の間にi層(intrinsic層:キャリアドーピングしていない層)を挟んだ構造の半導体デバイス。

•JBS

ジャンクション・バリア・ショットキー(Junction Barrier Schottky)の略。pn接合とショットキー接合を組み合わせた整流素子の構造。

•MBS

MOS障壁ショットキー(MOS Barrier Schottky)の略。JBS整流器のp型領域のかわりに並列金属酸化物半導体(MOS)トレンチを利用する整流素子の構造。

•HEMT

高電子移動度トランジスタ(High Electron Mobility Transistor)の略。

•GTO

ゲートターンオフサイリスタ(Gate Turn-off Thyristor)の略。ゲートに逆方向の電流を流すことで、ターンオフすることが出来るサイリスタ。

•MESFET

Metal-Semiconductor Field Effect Transistor の略。電界

効果トランジスターの一種。ショットキー接合性の金属をゲートとする。

•ノーマリーオフ

ゲート電圧をかけない時はドレイン電流が流れないこと。

•パワーコンディショナー

発電された電気を一般環境で使用できるように変換する機器

•液相法

原料の溶液や熔融液等の液体相から結晶成長する方法。

•CVD法

化学気相成長(CVD: Chemical Vapor Deposition)。原料ガスを供給し、基板表面あるいは気相での化学反応により膜を堆積する方法。

•エピ成長

エピタキシャル(epitaxial)成長。基板上に、基板表面の結晶構造に揃えて原子・分子を堆積し結晶成長すること。

•EV/HEV

電気自動車(Electric vehicle)/ハイブリッド車(Hybrid electric vehicle)の略。

•浮遊キャパシタ

電子部品や回路で、それらの物理的な構造により発生する、設計により意図されていない容量成分のこと。寄生容量とも呼ばれる。

•EMC

Electro-Magnetic Compatibility、電気機器などが備える電磁的な干渉性および耐性。